

PAT-NO: JP02003282812A  
DOCUMENT-IDENTIFIER: JP 2003282812 A  
TITLE: SEMICONDUCTOR MOUNTED MODULE  
PUBN-DATE: October 3, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
YAGI, YUJI	N/A
KASHIWAGI, TAKAFUMI	N/A
KATSUMATA, MASAOKI	N/A
NISHIDA, KAZUTO	N/A
SHIMIZU, KAZUMICHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP2002085281

APPL-DATE: March 26, 2002

INT-CL (IPC): H01L025/04, H01L025/18

ABSTRACT:

PROBLEM TO BE SOLVED: To devise position of an electrode formed on one surface of a mounting board opposite to its other surface where a semiconductor chip is mounted so as to provide a semiconductor mounted module possessing high connection reliability.

SOLUTION: The electrode 14 and a dummy electrode 15 are provided at positions on one surface of the mounting board opposite to its other surface, where the semiconductor chip 10 is mounted as the

electrodes 14 and 15 are  
positioned corresponding to bumps 11 each formed on the  
four corners of the  
semiconductor chip 10.

COPYRIGHT: (C) 2004, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-282812

(P2003-282812A)

(43) 公開日 平成15年10月3日 (2003.10.3)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 25/04

25/18

識別記号

F I

H 0 1 L 25/04

テーマコード(参考)

Z

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号 特願2002-85281(P2002-85281)

(22) 出願日 平成14年3月26日 (2002.3.26)

特許法第30条第1項適用申請有り 平成14年1月31日～  
2月1日 (社) 溶接学会 マイクロ接合研究委員会主  
催の「第8回エレクトロニクスにおけるマイクロ接合・  
実装技術シンポジウム」において文書をもって発表

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 八木 優治

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 柏木 隆文

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

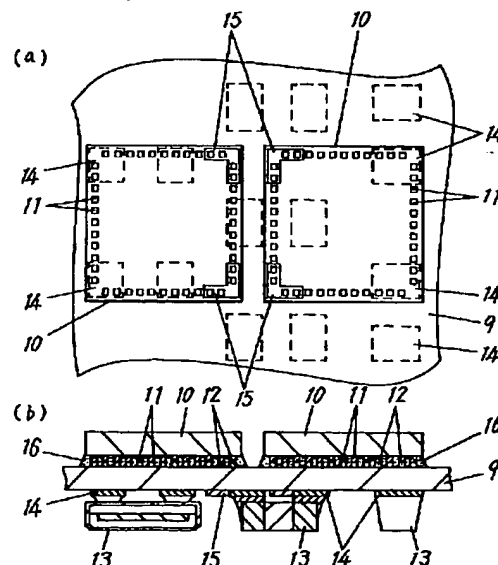
(54) 【発明の名称】 半導体実装モジュール

(57) 【要約】

【課題】 本発明は半導体チップの実装面と異なる面に  
形成する電極の位置に工夫を加えて接続の信頼性の高い  
半導体実装モジュールを提供することを目的とする。

【解決手段】 半導体チップ10を実装する実装基板9  
の他面において、上記半導体チップ10の少なくとも四  
隅に形成されるバンプ11に対応する位置に電極14、  
ダミー電極15を設けた構成とする。

9 実装基板 13 チップ状電子部品  
10 半導体チップ 15 ダミー電極  
11 バンプ 16 熱硬化性樹脂  
12, 14 電極



## 【特許請求の範囲】

【請求項1】 少なくとも両面に半導体チップやチップ状電子部品を実装する電極を有する実装基板と、実装面の四辺の近くに実装基板の電極に接続される複数のバンパを設けた半導体チップとを備え、上記実装基板の半導体チップの実装面と異なる面に半導体チップの四隅近傍のバンパに対応する電極を設けた半導体実装モジュール。

【請求項2】 半導体チップの四隅近傍のバンパに対応する電極として、半導体チップの端面からバンパの配列方向に対して0.5mm以上の長さをもつ構成とした請求項1に記載の半導体実装モジュール。

【請求項3】 半導体チップの四隅近傍のバンパに対応する電極として、チップ状電子部品を実装する電極を用いた請求項1に記載の半導体実装モジュール。

【請求項4】 半導体チップの四隅近傍のバンパに対応する電極として、その少なくとも1つ以上をダミー電極とした請求項1に記載の半導体実装モジュール。

【請求項5】 半導体チップの四隅近傍のバンパに対応する電極として、その少なくとも1つ以上を半導体チップの二辺に沿うL字形とした請求項1に記載の半導体実装モジュール。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は各種電子機器に利用される半導体実装モジュールに関するものである。

## 【0002】

【従来の技術】 近年、電子機器の小型化に伴いベアチップタイプの半導体チップを実装した半導体実装モジュールの開発が盛んに行われている。特に電子機器の小型化に有利なフェイスダウン実装が多く採用される中で、インライン実装が可能で短時間実装が可能なACF (Anisotropic Conductive Film) 実装に代表される熱硬化性樹脂を用いた実装形態が注目されている。

【0003】 図3(a), (b)に一般的な熱硬化性樹脂による半導体チップを実装した半導体実装モジュールの要部平面図と要部断面図を示す。半導体実装モジュールの小型化のために、実装基板1の片面には、ベアチップタイプの半導体チップ2を実装し、他面にはセラミック電子部品、抵抗、コンデンサなどのチップ状電子部品3を実装する両面実装形態が採用され、実装基板1の片面には半導体チップ2を実装する電極4が、他面にはチップ状電子部品3を実装する電極5が設けられるが、これらの電極4, 5は対向位置関係を配慮されずに設計される場合が殆どである。

【0004】 また、上記電極4, 5は実装基板1の基材の表面に金属板を貼付け、フォトリソ工法などでパターンニングする方法や、基材の表面に金属膜を転写したり印刷してパターン形成した後焼成することによって固化する方法が用いられるため、基材の両面に電極4, 5が突

出して設けられた構成となっている。

【0005】 熱硬化性樹脂を用いた半導体チップ2の実装基板1への実装は図4(a), (b)に示すようにして行われている。すなわち、図4(a)に示すように実装基板1の電極4を形成した部分上に熱硬化性樹脂6を設け、実装面に複数のバンパ7を設けた半導体チップ2を位置合せし、続いて図4(b)に示すように半導体チップ2の上面に加熱加圧ツール8を押し当て、半導体チップ2に圧力と熱を加えることにより半導体チップ2のバンパ7を電極4に押付け、熱硬化性樹脂6を硬化させて実装基板1への半導体チップ2の実装を行っている。この熱硬化性樹脂6の硬化時には半導体チップ2を実装基板1側に引付ける力が働き、半導体チップ2のバンパ7と実装基板1の電極4との接続の信頼性をより向上させている。

## 【0006】

【発明が解決しようとする課題】 しかしながら、上記のような半導体チップ2の実装においては、実装基板1の剛性や電極4に対する電極5の形成位置が接続の信頼性に大きな影響を与えることになる。

【0007】 すなわち、図5(a), (b)に示すように実装基板1の半導体チップ2を実装する片面と対向する他面で半導体チップ2側から透過して見た場合に、バンパ7の位置する部分で電極5が存在する部分と存在しない部分があると、図5(a)に示すように加熱加圧ツール8で加圧すると電極5の存在しない部分が沈みこみ、図5(b)に示すように実装後加熱加圧ツール8による加圧を解放すると実装基板1のスプリングバックにより実装基板1の電極5の存在する部分に対応する半導体チップ2のバンパ7が持ち上げられてバンパ7と電極4との間に隙間が形成され接続が破壊されてしまうという接続信頼性の劣化が発生してしまう問題があった。

【0008】 本発明は以上のような従来の欠点を除去し、半導体チップの実装面と異なる面に形成する電極の位置に工夫を加えることにより接続の信頼性の高い半導体実装モジュールを提供することを目的とするものである。

## 【0009】

【課題を解決するための手段】 上記課題を解決するために本発明は以下のように構成されている。

【0010】 本発明の請求項1に記載の発明は、少なくとも両面に半導体チップやチップ状電子部品を実装する電極を有する実装基板と、実装面の四辺の近くに実装基板の電極に接続される複数のバンパを設けた半導体チップとを備え、上記実装基板の半導体チップの実装面と異なる面に半導体チップの四隅近傍のバンパに対応する電極を設けた構成であり、この構成とすることにより半導体チップが加圧実装されても実装基板が大きく変形せず、接続の信頼性を著しく高めることができる。

【0011】 本発明の請求項2に記載の発明は、半導体

チップの四隅近傍のバンパに対応する電極として、半導体チップの端面からバンパの配列方向に対して0.5mm以上の長さをもつ構成としたものであり、この構成とすることにより半導体チップの実装時の実装基板の限界変形を規制し、実装基板の変形復帰時にバンパと電極との接続が破壊されるのを阻止することができる。

【0012】本発明の請求項3に記載の発明は、半導体チップの四隅近傍のバンパに対応する電極として、チップ状電子部品を実装する電極を用いた構成であり、この構成とすることにより、実装基板として必要な電極で半導体チップの接続信頼性を確保することができる。

【0013】本発明の請求項4に記載の発明は、半導体チップの四隅近傍のバンパに対応する電極として、その少なくとも1つ以上をダミー電極としたものであり、この構成とすることにより、実装基板の他面側の配線パターンや電極の形成位置を無理な設定とする必要がなくなり、パターン設計の自由度を高めることができる。

【0014】本発明の請求項5に記載の発明は、半導体チップの四隅近傍のバンパに対応する電極として、その少なくとも1つ以上を半導体チップの二辺に沿うL字形とした構成であり、この構成とすることにより1つの電極によって半導体チップの二辺に対応した実装基板の変形を阻止することができ、半導体チップの実装における接続の信頼性の向上を図ることができる。

【0015】

【発明の実施の形態】以下、本発明の半導体実装モジュールの一実施の形態を図1、図2を用いて説明する。

【0016】まず、図1(a)、(b)、図2(a)、(b)に示す構成について説明する。図1(a)、

(b)において、9はガラスエポキシ樹脂、紙フェノール樹脂あるいはセラミックなどの絶縁物から構成される実装基板であり、この実装基板9の片面には少なくともベアチップタイプの半導体チップ10の実装面の四辺の近くに設けた多数の金や半田からなるバンパ11と接続される電極12および配線パターン(図示せず)が設けられ、他面にはセラミック電子部品、抵抗、コイル、コンデンサなどのチップ状電子部品13を実装する電極14および配線パターン(図示せず)が設けられている。

【0017】この実装基板9の他面に設けられる電極14は、実装基板9の片面に実装される半導体チップ10の四隅近傍の複数のバンパ11に対応する位置に形成されている。

【0018】この電極14がパターン設計上形成されない場合は、半導体チップ10の隅近傍に設けられた複数のバンパ11に対応するように、ダミー電極15を設ける。このダミー電極15は半導体チップ10の二辺のバンパ11に対応するようにL字形とすることもできる。

【0019】また、チップ状電子部品13を実装する電極14としても方形状だけでなく、半導体チップ10の

二辺のバンパ11に対応するようにL字形としてもよい。

【0020】そして、図2(a)、(b)に示すように半導体チップ10の四隅近傍のバンパ11に対応する電極14やダミー電極15は、実装基板9に実装する半導体チップ10の端面からバンパ11の配列方向に対して0.5mm以上の長さをもつ構成としてある。

【0021】これは、0.5mm以下の長さしかない電極14やダミー電極15であると、半導体チップ10の実装時の圧力により実装基板9が大きく沈みこみ、すなわち大きく変形し、この圧力を解放すると実装基板9のスプリングバックによって強く圧接されていた電極14やダミー電極15と対応する位置のバンパ11が電極12から離れて接続が破壊されてしまうことになる。

【0022】しかし、電極14やダミー電極15の長さが0.5mm以上になると、その実装時の実装基板9の変形がかなり小さくなり、変形復元時にバンパ11と電極12との接続が破壊されるには至らない。

【0023】なお、図1、図2において、16は実装基板9と半導体チップ10との間に施された熱硬化性樹脂であり、半導体チップ10の実装時に加熱加圧ツールを用いて実装し、熱硬化性樹脂16の硬化時の引付力でより半導体チップ10の実装強度、バンパ11と電極12の接続の安定化を図るために用いられるものである。

【0024】このような熱硬化性樹脂16は必ずしも必要ではなく、半導体チップ10を実装基板9の所定の位置に押付けて超音波を加えて実装する超音波実装や、半導体チップ10を実装基板9の所定の位置に押付けてバンパ11と電極12とを加熱して接続するような実装形態を採用することもできる。

【0025】

【発明の効果】以上のように本発明の半導体実装モジュールは構成されるため、半導体チップの実装時に圧力がかけても実装基板は殆ど変形しなくなり、したがって加圧を解放したときの実装基板のスプリングバックによって半導体チップのバンパと実装基板の電極との接続が破壊されることを阻止でき、信頼性の優れた半導体実装モジュールを提供することができる。

【図面の簡単な説明】

【図1】(a)本発明の半導体実装モジュールの一実施の形態の要部平面図

(b)同要部の断面図

【図2】(a)同要部の拡大平面図

(b)同要部の拡大断面図

【図3】(a)従来の半導体実装モジュールの要部平面図

(b)同要部の断面図

【図4】(a)、(b)一般的な半導体チップの実装状態を説明する断面図

【図5】(a)、(b)従来の半導体チップの実装時の

問題点を説明する断面図

【符号の説明】

9 実装基板

10 半導体チップ

11 パンプ

12 電極

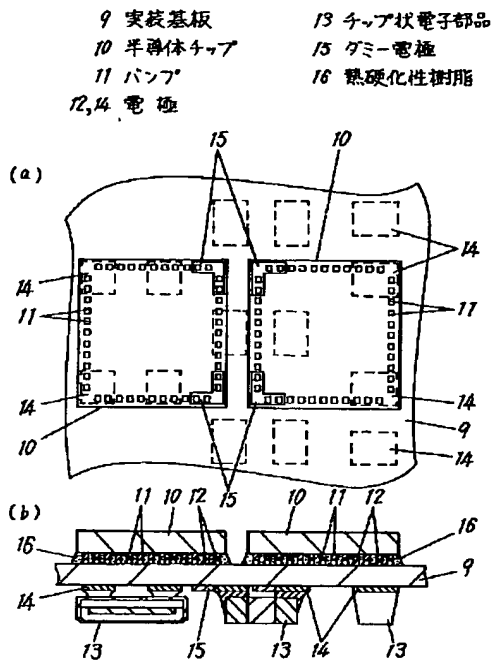
13 チップ状電子部品

14 電極

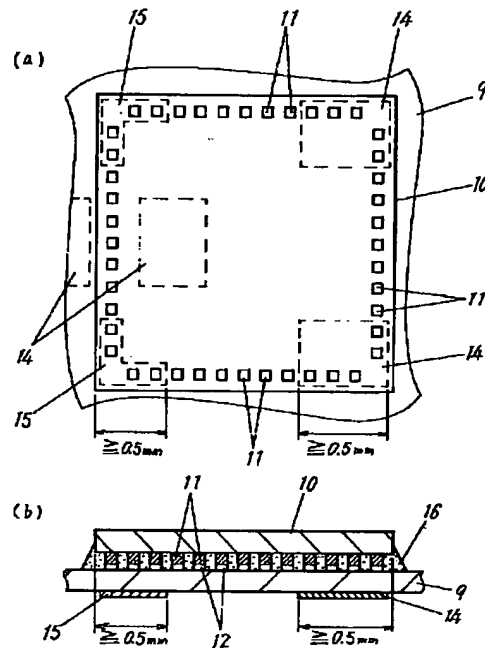
15 ダミー電極

16 熱硬化性樹脂

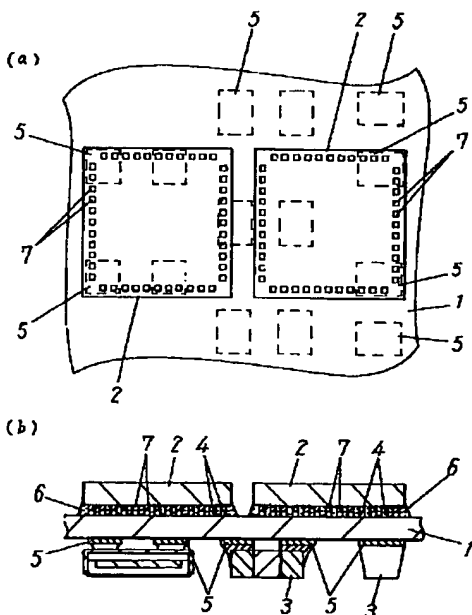
【図1】



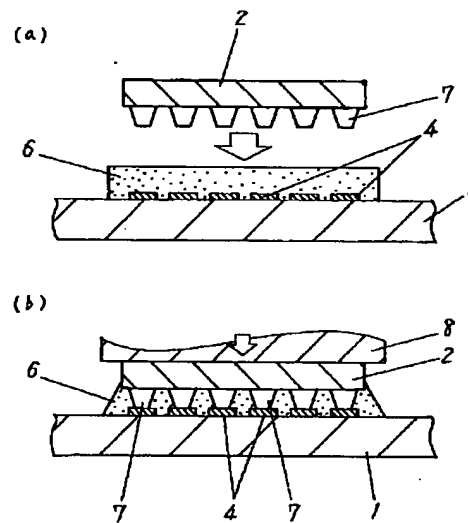
【図2】



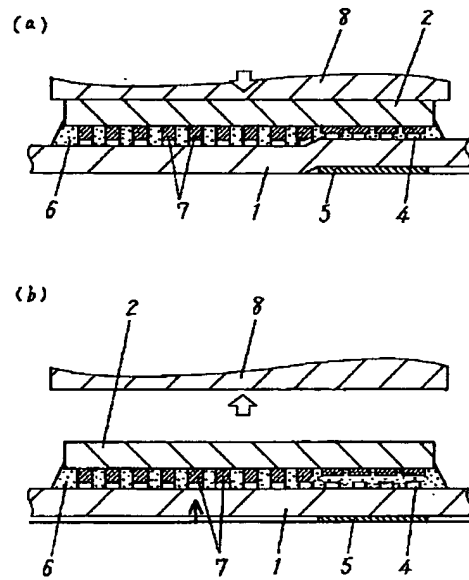
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 勝又 雅昭  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 西田 一人  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 清水 一路  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内